

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-274955

(43)Date of publication of application : 13.10.1998

(51)Int.Cl.

G09G 3/28

(21)Application number : 09-306013

(71)Applicant : NEC CORP

(22)Date of filing : 07.11.1997

(72)Inventor : ITO KAZUHIRO  
NAKAMURA SHIYUJI

(30)Priority

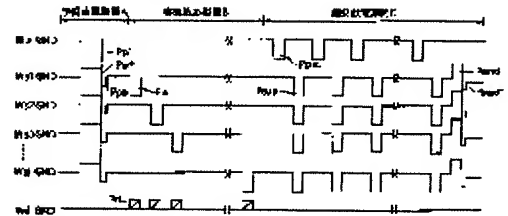
Priority number : 09 14282 Priority date : 28.01.1997 Priority country : JP

## (54) DRIVE METHOD FOR AC DISCHARGE MEMORY TYPE PLASMA DISPLAY PANEL

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a driving method of plasma display panel which reduce a writing voltage and realize a long life plasma display device.

**SOLUTION:** This method is provided with a write discharge period deciding turn-on or not turn-on of respective display cells and an upkeep discharge period performing a repeated discharge based on a selective discharge in the write-in discharge period, and the upkeep discharge pulse voltage of the upkeep discharge period is applied at negative potential for data electrode potential, and only the final upkeep discharge pulse voltage of the upkeep discharge period is applied at positive potential for the data electrode potential. Further, after the final upkeep pulse voltage of the positive potential is ended, an upkeep erase pulse voltage is applied, and upkeep discharge erasure is performed.



(11)特許出願公開番号

(43)公開日 平成10年(1998)10月13日

H  
E

審査請求 有 請求項の数8 OL (全 17 頁)

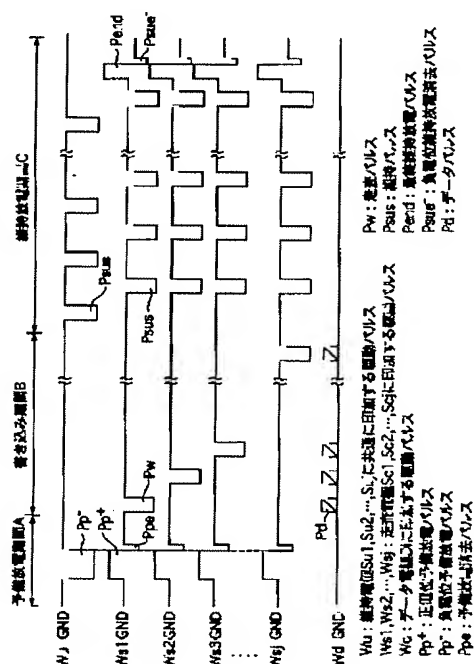
(74) 代理人 弁理士 京本 直樹 (外 2 名)

(54) 【発明の名称】 交流放電メモリ型プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】書き込み電圧を低減し、長寿命なプラズマディスプレイ装置を実現するプラズマディスプレイパネルの駆動方法を提供する。

【解決手段】各表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、書き込み放電期間での選択放電に基づいて繰り返し放電を行う維持放電期間とを有し、維持放電期間の維持放電パルス電圧をデータ電極電位に対して負電位で印加し、維持放電期間の最終維持放電パルス電圧のみをデータ電極電位に対して正電位で印加する。更に、正電位の最終維持パルス電圧終了後、維持消去パルス電圧を印加して、維持放電消去を行う。



## 【特許請求の範囲】

【請求項1】 複数の走査電極と、前記走査電極と対をなし同一平面上に形成される複数の維持電極と、該走査電極及び該維持電極と直交する方向に形成された複数のデータ電極と、該走査電極及び該維持電極と該データ電極との交点に形成する複数の表示セルとを備える交流放電メモリ型プラズマディスプレイパネルの駆動方法において、各表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、前記書き込み放電期間での選択放電に基づいて繰り返し発光放電を行う維持放電期間を有し、該維持放電期間の最終放電パルス以外の維持放電パルスの電圧をデータ電極電位に対し負電位として前記走査電極及び前記維持電極に印加し、前記維持放電期間の最終維持放電パルス電圧のみをデータ電極電位に対し正電位として前記走査電極または維持電極に印加することの特徴とする交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項2】 前記維持放電期間の最終維持放電パルス電圧印加終了後、維持放電を消去するパルスを前記走査電極、または前記維持電極に印加することの特徴とする請求項1記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項3】 前記維持放電を消去するパルスが、複数のパルス列からなることを特徴とする請求項2記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項4】 前記維持放電期間の最終維持放電パルス電圧印加終了後、前記走査電極にデータ電極電位に対して所定電位の維持放電消去パルス電圧を印加し、前記維持電極にデータ電極電位に対して前記所定電位と反対電位の維持放電消去パルス電圧を同時に印加することの特徴とする請求項2または3記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項5】 前記維持放電期間の最終維持放電パルス電圧印加終了後、前記走査電極にデータ電極電位に対して負電位の維持放電消去パルス電圧を印加することの特徴とする請求項2または3記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項6】 前記維持放電期間の最終維持放電パルス電圧印加終了後、前記維持電極にデータ電極電位に対して正電位の維持放電消去パルス電圧を印加することの特徴とする請求項2または3記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項7】 前記維持放電期間の最終維持放電パルス電圧データ電極に正電位のデータバイアスパルス電圧を印加し、最終維持放電パルス電圧印加期間のデータ電極と走査電極との間の電位差、及び、データ電極と維持電極との間の電位差を放電開始電圧以下とすることの特徴とする請求項1から6に記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

【請求項8】 前記維持放電期間の正電位の最終維持放電パルス電圧と同時に、最終維持放電パルス電圧を印加しない走査電極又は維持電極の一方に、データ電極に対して負電位の最終維持放電パルスを印加し、最終維持放電パルス電圧印加期間のデータ電極と走査電極との間の電位差、及び、データ電極と維持電極との間の電位差を放電開始電圧以下とし、正電位の最終維持放電パルス電圧と負電位の最終維持放電パルス電圧の和を走査電極と維持電極との間の放電開始電圧以下であり、かつ、走査電極と維持電極との間の最小維持電圧以上とすることを特徴とする請求項1から6に記載の交流放電メモリ型プラズマディスプレイパネルの駆動方法。

## 【発明の詳細な説明】

【発明の属する技術分野】本発明はプラズマディスプレイパネルの駆動方法に関し、とくに面放電型の交流放電メモリ動作型のプラズマディスプレイパネルの駆動方法に関する。

## 【0001】

【従来の技術】一般に、プラズマディスプレイパネル（以下、PDPと略称する）は、薄型構造でちらつきがなく表示コントラスト比が大きいこと。また、比較的に大画面とすることが可能であり、応答速度が速く、自発光型で蛍光体の利用により多色発光も可能であることなど、数多くの特徴を有している。このために、近年コンピュータ関連の表示装置の分野およびカラー画像表示の分野等において、広く利用されるようになりつつある。

【0002】このPDPには、その動作方式により、電極が誘電体で被覆されて間接的に交流放電の状態で作動作させる交流放電型のものと、電極が放電空間に露出して直流放電の状態で作動作させる直流放電型のものとがある。更に、交流放電型には、駆動方式として放電セルのメモリを利用するメモリ動作型と、それを利用しないリフレッシュ動作型とがある。なお、PDPの輝度は、放電回数即ちパルス電圧の繰り返し数に比例する。上記のリフレッシュ型の場合は、表示容量が大きくなると輝度が低下するため、小表示容量のPDPに対して主として使用されている。

【0003】図9は、交流放電メモリ動作型のPDPの一つの表示セルの構成を例示する断面図である。この表示セルは、ガラスより成る背面および前面の二つの絶縁基板1及び2と、絶縁基板2上に形成される透明な走査電極3及び透明な維持電極4と、電極抵抗値を小さくするため走査電極3及び維持電極4に重なるように配置されるトレース電極5、6と、絶縁基板1上に、走査電極3及び維持電極4と直交して形成されるデータ電極7と、絶縁基板1及び2の空間に、ヘリウム、ネオンおよびキセノン等またはそれらの混合ガスから成る放電ガスが充填される放電ガス空間8と、この放電ガス空間8を確保するとともに表示セルを区切るための隔壁9と、上記放電ガスの放電により発生する紫外線を可視光10に

変換する蛍光体11と、走査電極3及び維持電極4を覆う誘電膜12と、この誘電膜12を放電から保護する酸化マグネシウム等から成る保護層13と、データ電極7を覆う誘電膜14とを備えて構成される。

【0004】次に、図10を参照して、選択された表示セルの放電動作について説明する。走査電極3とデータ電極7との間に放電しきい値を越えるパルス電圧を印加して放電を開始させると、このパルス電圧の極性に対応して、正負の電荷が両側の誘電膜12及び14の表面に吸引されて電荷の堆積を生じる。この電荷の堆積に起因する等価的な内部電圧、即ち、壁電圧は、上記パルス電圧と逆極性となるために、放電の成長とともにセル内部の実効電圧が低下し、上記パルス電圧が一定値を保持していても、放電を維持することができず遂には停止する。この後に、隣接する走査電極3と維持電極4との間に、壁電圧と同極性のパルス電圧である維持パルスを印加すると、壁電圧の分が実効電圧として重畳されるため、維持パルスの電圧振幅が低くても、放電しきい値を越えて放電することができる。従って、維持パルスを走査電極3と維持電極4との間に印加し続けることによって、放電を維持することが可能となる。この機能が上述のメモリ機能である。また、走査電極3または維持電極4に、壁電圧を中和するような、幅の広い低電圧のパルス、または、幅の狭い維持パルス電圧程度のパルスである消去パルスを印加することにより、上記の維持放電を停止させることができる。

【0005】図12は特開平6-299995号公報に記載されているものに相当する従来の駆動波形（以下第1の従来例とする）を示す図であり、図13に示す電極配置を構成するプラズマディスプレイパネルを駆動するものである。

【0006】図13のPDP15は、 $j \times k$ 個の行、列からなるマトリクス状に配列したドットマトリクス表示用のPDPであり、行電極としては互いに平行に配列した走査電極Sc1, Sc2, ..., Scj及び維持電極Su1, Su2, ..., Sujを備え、列電極としてはこれら走査電極及び維持電極と直交して配列したデータ電極D1, D2, ..., Dkとを備える。

【0007】図12には、維持電極Su1, Su2, ..., Sujに印加する共通の維持電極駆動波形Wuと、走査電極Sc1, Sc2, ..., Scjに印加する走査電極駆動波形Ws1, Ws2, ..., Wsjと、データ電極Di ( $1 \leq i \leq k$ )に印加するデータ電極駆動波形Wdとを示す。駆動の一周期は予備放電期間Aと書き込み放電期間Bと維持放電期間Cとで構成し、これを繰り返して所望の映像表示を得る。なお、予備放電期間Aは必要に応じて使用するものであり、省略しても良い。

【0008】予備放電期間Aは、書き込み放電期間Bにおいて安定した書き込み放電特性を得るために、放電ガス空間内に活性粒子及び壁電荷を生成するための期間で

あり、PDP15の全表示セルを同時に放電させる予備放電パルスと、予備放電パルスの印加によって生成された壁電荷のうち、書き込み放電及び維持放電を阻害する電荷を消滅させるための予備放電消去パルスからなる。

【0009】維持放電期間Cは書き込み放電期間Bにおいて書き込み放電を行った表示セルを、所望の輝度を得るために維持放電し、発光させる期間である。

【0010】予備放電期間Aにおいては、まず維持電極Su1, Su2, ..., Sujに対して予備放電パルスPpを印加し、全ての表示セルにおいて放電を起こす。その後、走査電極Sc1, Sc2, ..., Scjに予備放電消去パルスPpeを印加して消去放電を発生させ、予備放電パルスにより堆積した壁電荷を消去する。

【0011】続いて書き込み期間Bでは、走査電極Sc1, Sc2, ..., Scjに走査パルスPwを線順次に印加し、更に映像表示データに対応してデータ電極Di ( $1 \leq i \leq k$ )にデータパルスPdを選択的に印加し、表示すべきセルにおいては書き込み放電を発生させて壁電荷を生成する。

【0012】続いて維持放電期間Cにおいて、書き込み放電を起こした表示セルのみが、維持パルスPc及びPsによって継続的に維持放電を起こす。最後の維持放電が最終維持放電パルスPceによって行われた後、維持放電消去パルスPseによって形成された壁電荷を消去し、維持放電を停止させて1面の発光動作が完了する。

【0013】一方JAPAN DISPLAY '92 (P65)に図14で示す駆動方式（以下第2の従来例とする）が開示されている。

【0014】この従来技術では、予備放電期間がアドレス期間のステップ1〜3、書き込み放電期間がアドレス期間のステップ4で記載されており、維持放電期間はそのまま維持放電期間とされている。図14では、前述の従来技術に合わせて、予備放電期間A、書き込み放電期間B、維持放電期間Cで示しており、前述の維持電極Su1, Su2, ..., Sujに相当するX電極の駆動波形をWX、前述の走査電極Sc1, Sc2, ..., Scjに相当するY電極Y1...Y480の駆動波形をWY1, WY2, ..., WY480、前述のデータ電極に相当するアドレス電極の駆動波形をWAで示す。

【0015】ここでは、予備放電期間Aにおいて、まずX電極に維持放電消去パルスPsecを印加して、直前のフィールドで維持放電をしていた表示セルに形成されている壁電荷を消去し、続いてY電極Ys1...Ysjに正の予備放電パルスPpcを印加し、更に続いて、X電極に正の予備放電消去パルスPpecを印加してX電極とY電極との間の電荷を消去し、書き込み放電期間で各表示セルの点灯あるいは非点灯を決定し、書き込み放電期間での選択放電に基づき維持放電期間において繰り返し放電を行っている。

【0016】つぎに、この様なプラズマディスプレイパ

ネルを用いて階調表示を行う方法を説明する。プラズマディスプレイパネルでは、他のデバイスと異なり印加電圧の変更により高輝度の階調表示を行うことは困難であり、一般的には発光回数を制御して階調表示を行う。特に、高輝度の階調表示を行うには以下で述べるサブフィールド法が用いられる。

【0017】図15において、横軸は時間であり、縦軸は走査電極を表している。図中の1フィールドの間には1枚の画像が送られる。1フィールドの時間は個々のコンピュータや放送システムによって異なるが、だいたい1/50秒から1/75秒の範囲内に設定されていることが多い。

【0018】プラズマディスプレイパネルによる階調画像表示では、図15のように1フィールドをk個のサブフィールド（図15の場合はSF1～SF6のk=6個のサブフィールド）に分割している。

【0019】各サブフィールドは、すでに図12にて説明した駆動波形より成り立っている。

【0020】なお、図15においては、サブフィールド5（SF5）～サブフィールド1（SF1）には予備放電期間Aは挿入されていない。これは予備放電の効果が1フィールドにわたって効力を発揮するためである。予備放電の効果をさらに確実にしたい場合は、1フィールドに2回以上、または各サブフィールド毎に予備放電期間Aを挿入しても良い。

【0021】各セルの発光輝度Brはそれぞれのサブフィールドにおける各セルの維持放電の発光回数を2nで重みづけて、次のように制御する。

【0022】

$$Br = \sum_{n=1}^k (L1 \times 2n - 1) \times a_n$$

nはサブフィールドの番号であり、もっとも輝度が低いサブフィールドを1、もっとも輝度が高いサブフィールドをkとする。L1はもっとも輝度が低いサブフィールドの輝度であり、 $a_n$ は1または0の値をとる変数で、n番目のサブフィールドにおいて当該画素を発光させる場合は1、発光させない場合はゼロである。サブフィールドの発光輝度が異なることから、各サブフィールドの点灯・非点灯を選択することで、輝度を制御できる。

【0023】図15はk=6の場合を示しているので、赤、緑、青のカラー画素を一組としてカラー表示を行う場合は、各色で $2K = 26 = 64$ 段階の階調表現ができる。色数としては、 $643 = 262144$ 色（黒を含む）の表示ができる。k=1であれば、1フィールド=1サブフィールドであり、各色で2階調（オンかオフ）の表示ができる。色数としては $23 = 8$ 色（黒を含む）の表示ができる。

【0024】

【発明が解決しようとする課題】従来のプラズマディスプレイの駆動回路では、維持放電パルスの電圧をデータ電極に対して正電位または負電位として走査電極及び維持電極に繰り返し印加していた。維持放電パルスとして、データ電極に対して負電位の高電位を印加すると、維持放電期間においてデータ電極表面へのイオン衝撃が抑制され、蛍光体の劣化による輝度低下が少なくなり、装置としての寿命を延ばすという点では望ましい。

【0025】しかし、維持放電期間の最終維持パルスもデータ電極電位に対して負電位であるために、維持消去を完了するための維持放電消去パルスの電圧が高くなってしまい、その結果、維持消去放電後にデータ電極上に負の壁電荷が多く残留し、書き込み放電時のデータパルス電圧及び走査パルス電圧を打ち消すように作用し、維持消去放電後の書き込み性が悪化するという欠点があった。

【0026】第1の従来例で、この時の電荷の配置変化について図16を用いて説明する。図16(a)は最終維持パルスでの維持放電終了直後の電荷配置図であるが、この維持放電時において維持電極Suに負電位の最終維持放電パルスPceを印加するため、維持電極Suに正の壁電荷、走査電極Sc及びデータ電極Dに負の壁電荷が堆積する。そのため、表示セル内部の電気力線が走査電極方向とデータ電極方向に分散され、MgO層のある走査電極方向へのイオン衝撃による二次電子放出が発生しにくい状態であり、最終維持パルスでの維持放電終了直後の内部電圧による二次放電が発生しにくい状態となっている。

【0027】その後、維持放電消去パルスPseを走査電極Scに印加すると、壁電荷による内部電圧が重畳されて走査電極Scと維持電極Suとの間で消去放電が起こるが、壁電荷による二次放電が発生しにくい状態となっているため、消去完了に要する維持放電消去パルス電圧が高くなってしまふ。

【0028】消去放電後の電荷配置は、図16(b)に示す様に走査電極Scと維持電極Suとの間の内部電圧は消滅するが、負極性の維持放電消去パルス電圧が高いため、消去放電時に多数の負電荷がデータ電極上に引き寄せられ、消去放電後には、データ電極上に負の壁電荷が残留する。この負の壁電荷は、次の書き込み放電時のデータパルス電圧及び走査パルス電圧と逆極性のため、書き込み電圧を増大させる。

【0029】さらに、この負の壁電荷量が多いと、セル毎の壁電荷のばらつきが大きくなり、このため、このばらつきを吸収するために、余分なデータ電圧が必要となるため、データ電極を駆動するためのデータドライバICに高い耐電圧が要求される。しかしながら、従来使用できるデータドライバICの耐電圧はたかだか130V程度であること、データ電圧が高くなると、データ電極の静電容量分の充放電に必要な電力が電圧の2乗に比例

して増大しICが熱破壊してしまうことから、データ電圧はむやみに高めることはできない。

【0030】このため、従来の駆動方法では書き込みが不十分で、書き込まれるべき表示セルが点灯しないため、表示画像の再現性が不十分で、表示品位が十分に満たされない問題があった。

【0031】更に、第2の従来例にて、同様に電荷の配置変化について図17を用いて説明する。図17(a)は最終維持パルスでの維持放電終了直後の電荷配置図であるが、この維持放電時において走査電極Scに正電位の最終維持放電パルスP<sub>sue</sub>を印加するため、維持電極Su及びデータ電極Dに正の壁電荷、走査電極Scに負の壁電荷が堆積する。そのため、表示セル内部の電気力線が走査電極方向に集中し、MgO層のある走査電極方向へのイオン衝撃による二次電子放出が発生し易い状態となり、最終維持パルスでの維持放電終了直後の内部電圧による二次放電が発生し易い状態となっている。

【0032】その後、維持放電消去パルスP<sub>sec</sub>を維持電極Suに印加すると、壁電荷による内部電圧が重畳されて走査電極Scと維持電極Suとの間で消去放電が起こるが、壁電荷による二次放電が発生し易い状態となっているため、消去完了に要する維持放電消去パルス電圧が低減される。

【0033】消去放電後の電荷配置は、図17(b)に示す様に走査電極Scと維持電極Suとの間の内部電圧は消滅し、維持放電消去パルス電圧が低いため、消去放電時にデータ電極上に引き寄せられる電荷は少数である。この電荷が少数であると電荷量のばらつきが少なくなり、データ電圧を引き下げることができる。

【0034】しかし、この従来技術では、維持放電パルスとして、データ電極に対して正電位の高電圧を印加しているため、維持放電期間においてデータ電極を陰極として走査電極及び維持電極との間で放電が発生し、蛍光体を塗布しているデータ電極表面がイオン衝撃を受けるため、蛍光体の劣化による輝度低下が急速に起こり、装置としての寿命を著しく縮めることになり好ましくない。

【0035】本発明は上記に鑑み、書き込み電圧を低減し、しかも、長寿命なプラズマディスプレイ装置を実現するプラズマディスプレイパネルの駆動方法を提供することを目的とする。

【0036】

【課題を解決するための手段】複数の走査電極と、前記走査電極と対をなし同一平面上に形成される複数の維持電極と、該走査電極及び該維持電極と直交する複数のデータ電極と、該走査電極及び該維持電極と該データ電極との交点に形成する複数の表示セルとを備える交流放電メモリ型プラズマディスプレイパネルの駆動方法において、各表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、前記書き込み放電期間での選択放電に基

づいて繰り返し放電を行う維持放電期間を有し、該維持放電期間の維持放電パルス電圧をデータ電極電位に対し負電位として前記走査電極及び前記維持電極に印加し、前記維持放電期間の最終維持放電パルス電圧のみをデータ電極電位に対し正電位として前記走査電極または維持電極に印加することを特徴とする。

【0037】好ましくは、前記維持放電期間の最終維持放電パルス電圧印加終了後、維持放電を消去するパルスを前記走査電極、または前記維持電極に印加することを特徴とする更に好ましくは、前記維持放電を消去するパルスが、複数のパルス列からなることを特徴とする。

【0038】更に好ましくは、前記維持放電期間の最終維持放電パルス電圧印加終了後、前記走査電極にデータ電極電位に対して所定電位の維持放電消去パルス電圧を印加し、前記維持電極にデータ電極電位に対して前記所定電位と反対電位の維持放電消去パルス電圧を同時に印加することを特徴とする。

【0039】更に好ましくは、前記維持放電期間の最終維持放電パルス電圧印加終了後、前記走査電極にデータ電極電位に対して負電位の維持放電消去パルス電圧を印加することを特徴とする。

【0040】更に好ましくは、前記維持放電期間の最終維持放電パルス電圧印加終了後、前記維持電極にデータ電極電位に対して正電位の維持放電消去パルス電圧を印加することを特徴とする。

【0041】更に好ましくは、前記維持放電期間の最終維持放電パルスと同時に、データ電極に正電位のデータバイアスパルスを印加することを特徴とする。

【0042】更に好ましくは、前記走査電極にデータ電極電位に対して正電位の最終維持パルス電圧を印加し、前記維持電極にデータ電極電位に対して前記所定電位と反対電位の最終維持パルス電圧を同時に印加することを特徴とする。

【0043】本発明のプラズマディスプレイパネルの駆動方法では、維持放電期間の維持放電パルス電圧をデータ電極電位に対し負電位として走査電極及び維持電極に交互に印加し、維持放電期間の最終維持放電パルス電圧のみをデータ電極電位に対し正電位として走査電極に印加するようにした。

【0044】まず、最終維持放電パルス電圧をデータ電極電位に対して正電位としたことにより、最終維持放電パルスに続く、維持放電の消去を行う維持放電消去パルス電圧を低減できた。その結果、維持消去パルスを印加している期間中の走査電極とデータ電極間の電位差が低減された。これにより、データ電極上の壁電荷が減少し、壁電荷量のばらつきが少なくなる結果、書き込みに必要なデータ電圧を低減できた。

【0045】また、最終維持パルスのみがデータ電極電位に対し正電位で、その他の維持パルスはデータ電極電位に対して負電位であるため、維持期間においてデータ

電極上の蛍光体が、強電界で加速されたイオンの衝撃を受けることが少ないため、急速な蛍光体の劣化を回避でき、蛍光体の輝度低下が少なく、輝度寿命の長いプラズマディスプレイ装置を実現できた。

#### 【0046】

【発明の実施の形態】以下、図面を参照し、本発明の好適な実施の形態に基づいて詳細に説明する。なお、走査電極および維持電極の電位は、データ電極電位を基準として記述している。図1は、本発明の第1の実施形態例のPDP駆動方法において、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。

【0047】図1には、各維持電極 $Su1, Su2, \dots, Suj$ に共通に印加する維持電極駆動パルス例 $Wu$ と、各走査電極 $Sc1, Sc2, \dots, Scj$ に各々単独に印加する走査電極駆動パルス列 $Ws1, Ws2, \dots, Wsj$ と、各データ電極 $Di$  ( $1 \leq i \leq k$ )に印加するデータ電極駆動パルス列 $Wd$ を示す。

【0048】1つのサブフィールドは、全セルを一斉に予備放電させる予備放電期間Aと、映像信号に応じて表示セルを書き込み放電させる書き込み放電期間Bと、表示セルを維持発光させる維持放電期間Cとで構成する。このサブフィールドが周期的に繰り返されると、入力された映像信号に従った所望の映像表示が得られる。

【0049】図1に示すように、予備放電期間Aにおいて、まず各維持電極にはパルス電圧 $170 \sim 200V$ 、パルス幅 $5 \sim 20 \mu s$ 程度の負電位の予備放電パルス $Pp-$ を共通に印加し、各走査電極にはパルス電圧 $170 \sim 200V$ 、パルス幅 $5 \sim 20 \mu s$ 程度の正電位の予備放電パルス $Pp+$ とそれに続く、パルス電圧 $50 \sim 150V$ 程度の負電位の予備放電消去パルス $Ppe$ を共通に印加する。

【0050】このとき、 $Pp-$ と $Pp+$ の電圧差が放電開始のしきい電圧を越えると、走査電極 $Sc1 \dots Scj$ と維持電極 $Su1 \dots Suj$ の間で放電が発生する。走査電極 $Sc1 \dots Scj$ とデータ電極 $Di$ の間及び維持電極 $Su1 \dots Suj$ とデータ電極 $Di$ の間では、予備放電パルス $Pp-$ 及び予備放電パルス $Pp+$ の各電圧が放電開始電圧を越えないので、放電は発生しない。

【0051】その後、予備放電消去パルス $Ppe$ を、走査電極に印加する正電位の予備放電パルス $Pp+$ が立ち下がり、維持電極に印加する負電位の予備放電パルス $Pp-$ が立ち上がりと同時に印加する。消去放電は、予備放電消去パルス $Ppe$ の電圧と前述の予備放電時に形成された壁電荷による内部電圧によって発生する。正電位の予備放電パルスの立ち下がり及び負電位の予備放電パルスの立ち上がりから予備放電消去パルス $Ppe$ の立ち上がりまでの時間は、細幅消去のパルス幅である $0.5 \sim 2 \mu s$ 程度、望ましくは $0.5 \sim 1 \mu s$ に設定すればよい。

【0052】書き込み放電期間Bは、各走査電極 $Sc1,$

$Sc2, \dots, Scj$ にそれぞれパルス電圧 $170 \sim 200V$ 、パルス幅 $3 \mu s$ 程度の走査パルス $Pw$ をシーケンシャルに独立したタイミングで印加して、書き込むべきデータに対応して、線順次に書き込み放電を行う期間である。所望の表示セルを発光セルとするためには、走査パルス $Pw$ のタイミングに合わせて、対応するデータ電極 $Di$ にパルス電圧 $50 \sim 80V$ 程度のデータパルスを印加し書き込み放電を行う。また、表示セルを非発光セルとするためには、対応する電極 $Di$ にデータパルスを印加しない。

【0053】後続する維持放電期間Cでは、パルス電圧 $170 \sim 200V$ 、パルス幅 $3 \mu s$ 程度の維持放電パルス $Psus$ を各維持電極 $Su1, Su2, \dots, Suj$ 及び走査電極 $Sc1, Sc2, \dots, Scj$ に交互に印加する。これにより、書き込み放電期間Bにおいて書き込み放電した発光セルのみが、この維持放電パルス印加時に発光する。所望の時間だけ維持放電パルスを印加することで、所望の輝度の発光が得られる。

【0054】維持放電期間Cの最終では、各走査電極 $Sc1 \dots Scj$ にパルス電圧 $160 \sim 200V$ 、パルス幅 $3 \sim 20 \mu s$ 程度の正電位の最終維持放電パルス $Pend$ を印加する。それに引き続いて、各走査電極 $Sc1 \dots Scj$ にパルス電圧 $50 \sim 100V$ 、パルス幅 $0.5 \mu s \sim 2 \mu s$ 程度、望ましくは $0.5 \sim 1 \mu s$ の負電位の維持放電消去パルス $Psue-$ を印加する。

【0055】すなわち、書き込み放電期間Bにおいて表示選択されたセルでは、負電位の維持放電パルス $Psus$ において放電発光し、さらに、正電位の最終維持放電パルス $Pend$ においても同様の放電発光が起こる。それに引き続く負電位の維持放電消去パルス $Psue-$ で消去放電が発生し、形成された壁電荷を消去する。

【0056】一方、書き込み放電期間Bにおいて表示選択されなかったセルでは、負電位の維持放電パルス $Psus$ 、正電位の最終維持放電パルス $Pend$ 、負電位の維持放電消去パルス $Psue-$ のパルス電圧は放電開始のしきい電圧以下であるため、維持放電及び消去放電は発生しない。書き込み放電期間Bにおいて表示選択されたセル内での、維持放電期間Cにおける電荷分布について図2を用いて説明する。走査電極 $Sc$ に正電位の最終維持放電パルス $Pend$ を印加し、放電が発生した直後には、図2(a)に示すように走査電極 $Sc$ 側の誘電体層上には負電荷が蓄積され、維持電極 $Su$ 側の誘電体層上には正電荷が蓄積される。また、走査電極 $Sc1 \dots Scj$ 寄りのデータ電極 $Di$ 側の誘電体層上には正電荷が引き寄せられる。

【0057】この時、セル内の電気力線は維持電極 $Su$ 、データ電極 $Di$ から $MgO$ 層のある走査電極 $Sc$ へ向かって集中しているため、走査電極 $Sc$ 側の $MgO$ 層へのイオン衝撃による二次電子放出が起こりやすい状態となっている。それに続いて走査電極 $Sc$ に負電位の維



持放電消去パルス  $P_{sue-}$  を印加すると、走査電極  $S_c$  及び維持電極  $S_u$  の誘電体層上に形成された壁電荷による内部電圧が重畳されて、走査電極  $S_c$  と維持電極  $S_u$  との間で消去放電が発生し、維持電極  $S_u$  および走査電極  $S_c$  上の誘電体層に蓄積されている電荷が消去され、図2(b)に示すように、データ電極側の誘電体層上には電荷は残留しない。その際に、走査電極  $S_c$  側での  $MgO$  層で二次電子放出が起こりやすい状態となっているため、負電位の維持放電消去パルス  $P_{sue-}$  において、50～100V程度の低いパルス電圧で、維持放電消去を完了することができる。

【0058】さらに、負電位の維持放電消去パルス  $P_{sue-}$  の電圧が低く、また最終維持放電パルス印加後にはデータ電極  $D_i$  上には正電荷が残留していたため、従来は維持放電消去においてデータ電極側  $D_i$  の誘電体層上に引き寄せられていた負電荷が軽減され、誘電体層上に蓄積される負電荷量が軽減されほとんど無視できるようになる。

【0059】このように、書き込み電圧を打ち消す負電荷量が解消されることにより、次サブフィールドの書き込み期間において、低い書き込みパルス電圧で書き込みを行うことができるようになる。特に次のサブフィールドにおいて予備放電を行わない場合はこの効果が顕著となる。

【0060】また、維持放電期間Cにおいて、最終維持放電パルス  $P_{end}$  以外はデータ電極  $D_i$  電位に対して負電位であるため、データ電極上の蛍光体がイオンスパッタを受けることが少ないため、急速な蛍光体劣化を回避することができ、蛍光体の輝度低下が少なく、輝度寿命の長いプラズマディスプレイ装置を実現できる。

【0061】なお、上記においては正電位の最終維持放電パルス  $P_{end}$ 、負電位の維持放電消去パルス  $P_{sue-}$  を走査電極  $S_c$  に印加した例を述べたが、これに限らず、図3に示すように最終維持放電パルスより1つ手前の負電位の維持パルスが維持電極  $S_u$  に印加された後、正電位の最終維持放電パルス  $P_{end}$ 、負電位の維持放電消去パルス  $P_{sue-}$  を維持電極  $S_u$  に印加しても良いことはいうまでもない。

【0062】図4は、本発明の第2の実施形態例のPDPの駆動方法における、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電消去を除く維持放電期間Cにおいては、第1の実施形態例の場合と同様であるので説明を省略する。

【0063】本実施形態例では、正電位の最終維持放電パルス  $P_{end}$  に引き続いて、各維持電極  $S_{u1} \dots S_{uj}$  にパルス電圧50～100V、パルス幅0.5 $\mu s$ ～2 $\mu s$ 程度、望ましくは0.5～1 $\mu s$ の正電位の維持放電消去パルス  $P_{sue+}$  を印加する。

【0064】最終維持放電及び維持放電消去における表

示セル内の動作及び効果は、第1の実施形態例で述べたのと同様であるが、正電位の維持放電消去パルス  $P_{sue+}$  での消去放電において、データ電極  $D_i$  上の誘電体層に正電荷が蓄積されるため、次サブフィールドの書き込み期間では、その正電荷が書き込みパルス電圧に重畳され、第1実施形態例よりも低い走査パルス電圧で書き込みを行うことができるようになる特徴がある。しかし、データ電極  $D_i$  上に電荷の蓄積があるため、データ電圧はこの電荷のばらつきを吸収するために第1実施形態例よりも高いデータ電圧を必要とする。

【0065】なお、上記においては正電位の最終維持放電パルス  $P_{end}$  を走査電極に印加し、正電位の維持放電消去パルス  $P_{sue+}$  を維持電極側に印加した例を述べたが、これに限らず、最終維持放電パルスより1つ手前の負電位の維持パルスが維持電極に印加された後、正電位の最終維持放電パルス  $P_{end}$  を維持電極側に印加し、正電位の維持放電消去パルス  $P_{sue+}$  を走査電極に印加しても良い。

【0066】図5は、本発明の第3の実施形態例のPDPの駆動方法における、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電消去を除く維持放電期間Cにおいては、第1の実施形態例の場合と同様であるので説明を省略する。

【0067】本実施形態例では、正電位の最終維持放電パルス  $P_{end}$  に引き続いて、各維持電極  $S_{u1} \dots S_{uj}$  にパルス幅0.5 $\mu s$ ～2 $\mu s$ 程度、望ましくは0.5～1 $\mu s$ の正電位の維持放電消去パルス  $P_{sue+}$  を印加し、同じタイミングで各走査電極  $S_{c1} \dots S_{ci}$  にパルス幅0.5 $\mu s$ ～2 $\mu s$ 程度、望ましくは0.5～1 $\mu s$ の負電位の維持放電消去パルス  $P_{sue-}$  を印加する。パルス電圧は、正電位の維持放電消去パルス  $P_{sue+}$  のパルス電圧と負電位の維持放電消去パルス  $P_{sue-}$  のパルス電圧の和が50～100Vになるように設定する。

【0068】最終維持放電及び維持放電消去における表示セル内の動作及び効果は、第1および第2実施形態例で述べた効果と同様であるが、特に維持放電消去パルスの電位を正電位と負電位に振り分けているため、最終維持放電パルスの消去状態を任意に制御してデータ電極上の帯電を解消し、全てのセルにおける書込放電を均一化できる特徴がある。

【0069】なお、上記においては正電位の最終維持放電パルス  $P_{end}$  を走査電極に印加し、正電位の維持放電消去パルス  $P_{sue+}$  を維持電極側に、それと同じタイミングで負電位の維持放電消去パルス  $P_{sue-}$  を走査電極側に印加した例を述べたが、これに限らず、最終維持放電パルスより1つ手前の負電位の維持パルスが維持電極に印加された後、正電位の最終維持パルス  $P_{end}$  を維持電極側に印加し、正電位の維持放電消去パルス  $P_{sue+}$  を走査電極側に、それと同じタイミングで負電位の維持放電消



去パルス  $P_{sue-}$  を維持電極側に印加しても良い。

【0070】図6は、本発明の第4の実施形態例のPDPの駆動方法における、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電除去を除く維持放電期間Cにおいては、第1の実施形態例の場合と同様であるので説明を省略する。

【0071】本例では、正電位の最終維持放電パルス  $P_{end}$  に引き続いて、各維持電極  $Su1 \cdots Suj$  にパルス幅  $0.5 \mu s \sim 2 \mu s$  程度、望ましくは  $0.5 \sim 1 \mu s$  の正電位の維持放電除去パルス  $P_{sue+}$  を印加する。パルス電圧は、パルス幅によるが、おおむね  $50 \sim 100 V$  の範囲に設定する。

【0072】本例では、さらに維持放電除去を確実にを行うために、維持放電除去パルス  $P_{sue+}$  を印加したあと、除去パルスを2個追加している。まず、維持電極に、維持放電除去パルス  $P_{sue+}$  を印加した直後に、負電位の維持放電除去第2パルス  $P_{sue2}$  を印加し、さらにこれに続けて、全ての走査電極に負電位の維持放電除去第3パルス  $P_{sue3}$  を印加する。維持放電除去第3パルス  $P_{sue3}$  は、最終的な除去をより確実にするために、なまり波形とすることが効果的であった。

【0073】本例においては最終維持放電及び維持放電除去における表示セル内の動作及び効果は、第3の実施形態例と同様であるが、特に維持放電第2除去パルス、維持放電第3除去パルスを追加したことにより、より確実な維持放電除去を行うことができるようになった。また、第3実施形態では正電位の維持放電除去パルスと負電位の維持放電除去パルスを同一タイミングでそれぞれ維持電極  $Su$  と走査電極  $Sc$  に印加していた。これらのパルス幅は  $0.5 \sim 1 \mu s$  と短いため、完全に同期をとって確実な波形を印加することは現状の技術ではむずかしい面がある。これに対して本例ではそれぞれの維持放電除去パルス、 $P_{sue+}$ 、 $P_{sue2}$ 、 $P_{sue3}$  が独立したタイミングで印加されるため、第3の実施形態例に比較して制御しやすい利点がある。

【0074】なお、上記においては正電位の最終維持放電パルス  $P_{end}$  を走査電極側に印加する場合を例にとって説明した。しかし、これに限らず、最終維持放電パルスより1つ手前の負電位の維持パルスが維持電極  $Su$  に印加された後、正電位の最終維持放電パルス  $P_{end}$  を維持電極  $Su$  側に、次の正電位の維持放電除去パルス  $P_{sue+}$  と負電位の予備放電除去第2パルス  $P_{sue2}$  を走査電極  $Sc$  側に、負電位の維持放電除去第3パルス  $P_{sue3}$  を維持電極  $Su$  側に印加しても良いことはいうまでもない。

【0075】また、負電位の維持放電除去第2パルス  $P_{sue2}$  までで十分な除去性が得られる場合には、維持放電除去第3パルス  $P_{sue3}$  を印加する必要はない。

【0076】図7は、本発明の第5の実施形態例のPDPの駆動方法における、1つのサブフィールド内で印加

する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電除去を除く維持放電期間Cにおいては、第1の実施形態例の場合と同様であるので説明を省略する。

【0077】本例では、正電位の最終維持放電パルス  $P_{end}$  に引き続いて、各維持電極  $Su1 \cdots Suj$  にパルス幅  $0.5 \mu s \sim 2 \mu s$  程度、望ましくは  $0.5 \sim 1 \mu s$  の正電位の維持放電除去パルス  $P_{sue+}$  を印加する。パルス電圧は、パルス幅によるが、おおむね  $50 \sim 100 V$  の範囲に設定する。

【0078】本例では、さらに第4実施形態例と同様に、維持放電除去パルス  $P_{sue+}$  を印加したあと、除去パルスを2個追加している。まず、維持電極に、維持放電除去パルス  $P_{sue+}$  を印加した直後に、全ての走査電極に正電位の維持放電除去第2パルス  $P_{sue2+}$  を印加し、さらにこれに続けて、負電位の維持放電除去第3パルス  $P_{sue3}$  を印加する。維持放電除去第3パルス  $P_{sue3}$  は、最終的な除去をより確実にするために、なまり波形としていることは、第4実施形態例と同じである。

【0079】本例においては最終維持放電及び維持放電除去における表示セル内の動作及び効果は、第4実施形態例と同様であるが、特に維持放電第2除去パルスを正極性としたことにより、データ電極側の帯電を、維持電極近く、および走査電極近くの側ともに一旦弱い正極性としたあと、負電位の維持放電除去第3パルス  $P_{sue3}$  を用いることにより、走査電極  $Sc$ 、維持電極  $Su$  と対面するデータ電極全体をより均一に中性状態に戻すことができるようになった。この結果、書込電圧を実施例4よりもさらに低く設定できるようになった。

【0080】なお、上記においては正電位の最終維持放電パルス  $P_{end}$  を走査電極側に印加する場合を例にとって説明した。しかし、これに限らず、最終維持放電パルスより1つ手前の負電位の維持パルスが維持電極  $Su$  に印加された後、正電位の最終維持放電パルス  $P_{end}$  を維持電極  $Su$  側に、次の正電位の維持放電除去パルス  $P_{sue+}$  を走査電極  $Sc$  側に、次の正電位の維持放電除去第2パルス  $P_{sue2+}$  を維持電極  $Su$  側に、最後の負電位の維持放電除去第3パルス  $P_{sue3}$  を維持電極  $Su$  側に印加しても良いことはいうまでもない。

【0081】また、正電位の維持放電除去第2パルス  $P_{sue2}$  までで十分な除去性が得られる場合には、維持放電除去第3パルス  $P_{sue3}$  を印加する必要はない。

【0082】図8は、本発明の第6の実施形態例のPDPの駆動方法における、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電除去を除く維持放電期間Cにおいては、第1の実施形態例の場合と同様であるので説明を省略する。

【0083】本例では、正電位の最終維持放電パルス  $P_{end}$  に引き続いて、各走査電極  $Sc1 \cdots Scj$  にパルス幅

0.5 $\mu$ s $\sim$ 2 $\mu$ s程度、望ましくは0.5 $\sim$ 1 $\mu$ sの負電位の維持放電消去パルスPsueを印加する。パルス電圧は、パルス幅によるがおおむね50 $\sim$ 100Vの範囲に設定する。

【0084】さらに、Psue印加した直後に、全ての維持電極Suに負電位の維持放電消去第2パルスPsue2を印加し、これに続けて、負電位の維持放電消去第3パルスPsue3を全ての走査電極Scに印加する。維持放電消去第3パルスPsue3は、最終的な消去をより確実にするために、なまり波形としていることは、第4実施形態例と同じである。

【0085】本例においては、維持放電消去を行う3つの消去パルスが全て負電位となっている。しかし、正電位の最終維持放電パルスPendの電圧を比較的高く設定する、またはパルス幅を10 $\mu$ s以上と広くとることにより、一旦データ電極上に正電荷を蓄え、その後3つの負極性消去パルスを用いることによりデータ電極上の帯電を解消することができる。

【0086】なお、上記においては正電位の最終維持放電パルスPendを走査電極側に印加する場合を例にとって説明した。しかし、これに限らず、最終維持放電パルスより1つ手前の負電位の維持放電パルスが維持電極Suに印加された後、正電位の最終維持放電パルスPendを維持電極Su側に、次の負電位の維持放電消去パルスPsueを維持電極Su側に、次の負電位の維持放電消去第2パルスPsue2を走査電極Sc側に、負電位の維持放電消去第3パルスPsue3を維持電極Su側に印加しても良いことはいうまでもない。

【0087】また、負電位の維持放電消去第2パルスPsue2までで十分な消去性が得られる場合には、維持放電消去第3パルスPsue3を印加する必要はない。

【0088】ところで、上述した第1 $\sim$ 6の実施例に示した駆動方式において、PDPの電極間距離や封入ガス組成などによっては、正電位の最終維持放電パルスPendの振幅が、それを印加する電極とデータ電極との間の放電開始電圧を越える場合がある。このとき、発光が非選択であっても最終維持パルスで放電が開始して誤発光が生じることになる。この誤発光は、背景輝度を上昇させコントラスト低下を引き起こすもので好ましくない。

【0089】図16は、本発明の第7の実施例のPDPの駆動方法における、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電消去を除く維持放電期間Cにおいては、第1の実施例と同様であるので説明を省略する。維持放電消去の期間では、正電位の最終維持放電パルスPendを走査電極Sc1 $\dots$ Scjに印加し、それと同期して、データ電極Diに正電位のデータバイアスパルスPdbを印加する。データバイアスパルス電圧は、維持電極とデータ電極の間の放電開始電圧より小さい電圧とし、かつ、データバイアスパ

ルス電圧と最終維持放電パルス電圧との差を走査電極とデータ電極の間の放電開始電圧より小さい電圧とする。最終維持放電パルス及びデータバイアスパルスに引き続いて、各走査電極Sc1 $\dots$ Scjにパルス幅0.5 $\mu$ s $\sim$ 2 $\mu$ s程度、望ましくは0.5 $\mu$ s $\sim$ 1 $\mu$ sの負電位の維持放電消去パルスPsue-を印加し、維持放電で発生した電荷を消滅させる。

【0090】本実施例では、正電位の最終維持放電パルスと同期したデータバイアスパルスPdbを印加したことにより、走査電極とデータ電極、維持電極とデータ電極のそれぞれの間にかかる電圧が放電開始電圧以下に抑えられるので、非選択時の誤発光を抑制しコントラスト低下を回避できる。

【0091】なお、上述においては正電位の最終維持放電パルスPendを走査電極に印加する場合を例にとって説明したが、これに限らず、最終維持放電パルスより1つ手前の負電位の維持放電パルスが維持電極Suに印加された後、正電位の最終維持放電パルスPend、負電位の維持放電消去パルスPsue-を維持電極Suに印加してもよい。

【0092】さらに、維持放電消去パルスを第2 $\sim$ 6の実施例に示した形態としてもよい。

【0093】図17は、本発明の第8の実施例のPDPの駆動方法における、1つのサブフィールド内で印加する各駆動パルスの電圧波形を示すタイミング図である。予備放電期間A及び書き込み放電期間B及び維持放電消去を除く維持放電期間Cにおいては、第1の実施例と同様であるので説明を省略する。維持放電消去の期間では、正電位の最終維持放電パルスPendを走査電極Sc1 $\dots$ Scjに印加し、それと同期して、維持電極Suに負電位の最終維持パルスPend-を印加する。正電位の最終維持パルス電圧は、走査電極とデータ電極との間の放電開始電圧以下、負電位の最終維持パルス電圧は維持電極とデータ電極との間の放電開始電圧以下、さらに、正電位の最終維持パルス電圧と負電位の最終維持パルス電圧の和を走査電極と維持電極との間の放電開始電圧以下であり、かつ、走査電極と維持電極との間の最小維持電圧以上とする。最終維持放電パルスに引き続いて、各走査電極Sc1 $\dots$ Scjにパルス幅0.5 $\mu$ s $\sim$ 2 $\mu$ s程度、望ましくは0.5 $\mu$ s $\sim$ 1 $\mu$ sの負電位の維持放電消去パルスPsue-を印加し、維持放電で発生した電荷を消滅させる。

【0094】本実施例では、最終維持パルスを正電位と負電位の両極性に振り分けたことにより、走査電極とデータ電極、維持電極とデータ電極のそれぞれの間にかかる電圧が放電開始電圧以下に抑えられるので、非選択時の誤発光を抑制しコントラスト低下を回避できる。

【0095】なお、上述においては正電位の最終維持放電パルスPendを走査電極に印加する場合を例にとって説明したが、これに限らず、最終維持放電パルスより1

つ手前の負電位の維持放電パルスが維持電極Suに印加された後、正電位の最終維持放電パルスPend、負電位の維持放電消去パルスPsue-を維持電極Suに印加してもよい。

【0096】さらに、維持放電消去パルスを第2～6の実施例に示した形態としてもよい。

【0097】以上、第1～8の実施形態例においては、予備放電期間におけるデータ電極電位が0Vである場合において例示したが、データ電極電位は0Vである必要はなく、走査電極及び維持電極を含めた3種類の電極の相対的電位関係が上述した例と同じであれば良い。

【0098】なお、上述した実施形態例の中で例示した各パルスのパルス電圧及びパルス幅は、駆動すべきプラズマディスプレイパネルの特性に合わせて調整すべきものであり、本実施形態例の適用範囲を制限するものではない。

【0099】

【発明の効果】以上説明したように、本発明によれば、各表示セルの点灯あるいは非点灯を決定する書き込み放電期間と、書き込み放電期間での選択放電に基づいて繰り返し放電を行う維持放電期間を有し、維持放電期間の維持放電パルス電圧をデータ電極電位に対して負電位で印加し、維持放電期間の最終維持放電パルス電圧のみをデータ電極電位に対して正電位で印加し、最後に維持放電を消去する。

【0100】これにより、維持放電期間中はデータ電極上の蛍光体を走査電極、および維持電極に対して正電位として正電荷の衝突による蛍光体表面の劣化を防止するとともに、最終維持放電パルスの極性のみを正極性として、その後維持放電消去を行うことにより、維持放電期間終了後のデータ電極表面の帯電を解消する。

【0101】このような手法により、蛍光体表面の劣化を防止してプラズマディスプレイパネルの輝度低下を防ぎ、長寿命化を図りつつ、均一な書込放電を低電圧で行えるプラズマディスプレイパネルの駆動方法を実現できる。したがって、書き込み動作が確実となり、表示画像の再現性が良く、高い表示品位を持った長寿命のプラズマディスプレイパネル装置を実現できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態による駆動波形を示す図である。

【図2】本発明の第1の実施形態による予備放電と予備放電消去における表示セル内の電荷分布を示す図である。

【図3】本発明の第1の実施形態とは異なる実施形態の駆動波形を示す図である。

【図4】本発明の第2の実施形態による駆動波形を示す図である。

【図5】本発明の第3の実施形態による駆動波形を示す図である。

【図6】本発明の第4の実施形態による駆動波形を示す図である。

【図7】本発明の第5の実施形態による駆動波形を示す図である。

【図8】本発明の第6の実施形態による駆動波形を示す図である。

【図9】本発明の第7の実施形態による駆動波形を示す図である。

【図10】本発明の第8の実施形態による駆動波形を示す図である。

【図11】従来技術によるACメモリ動作型PDPの一つの表示セルの構成を示す断面図である。

【図12】第1の従来例における駆動波形を示す図である。

【図13】ACメモリ動作型PDPの電極配置を示す平面図である。

【図14】第2の従来例における駆動波形を示す図である。

【図15】サブフィールド法の構成を示す図である。

【図16】第1の従来例における予備放電と予備放電消去における表示セル内の電荷分布を示す図である。

【図17】第2の従来例における予備放電と予備放電消去における表示セル内の電荷分布を示す図である。

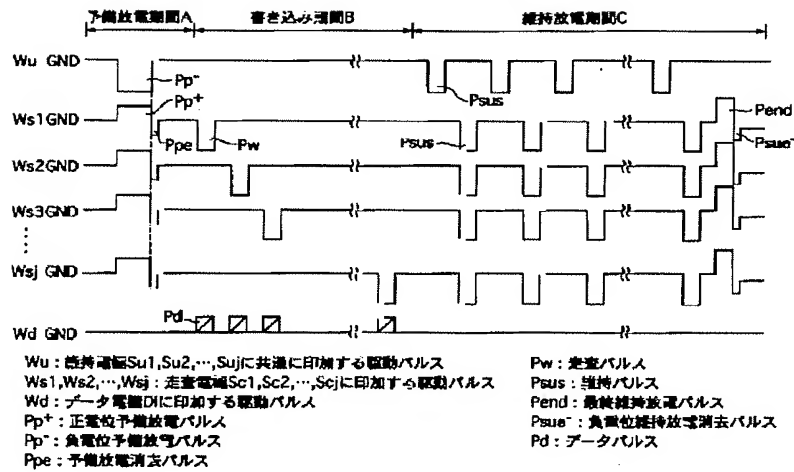
【符号の説明】

- A 予備放電期間
- B 書き込み放電期間
- C 維持放電期間
- Pp, Ppc 予備放電パルス
- Pp+ 正電位予備放電パルス
- Pp- 負電位予備放電パルス
- Ppe, Ppec 予備放電消去パルス
- Ppe+ 正電位予備放電消去パルス
- Ppe- 負電位予備放電消去パルス
- Pw 走査パルス
- Psus 維持パルス
- Pd データ・パルス
- Psec 維持消去パルス
- Pdb 正電位データバイアスパルス
- Pend- 負電位最終維持放電パルス
- 1, 2 絶縁基板
- 3, Sc1～Scj, Sc 走査電極
- 4, Sc1～Scj, Su 維持電極
- 5, 6 トレース電極
- 7, D1～Dk, D データ電極
- 8 放電ガス空間
- 9 隔壁
- 10 発光出力
- 11 蛍光体
- 12, 14 誘電体膜
- 13 保護膜

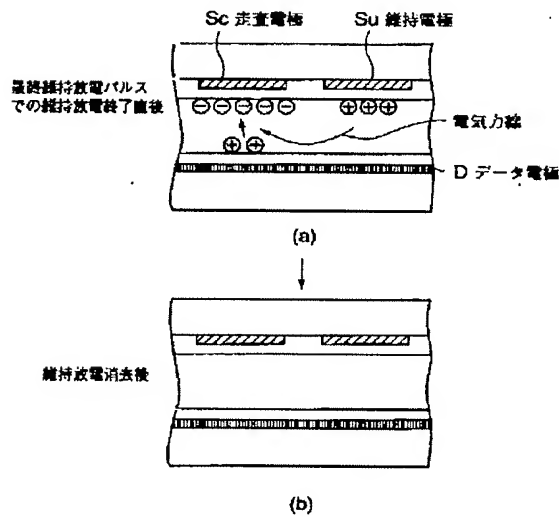
15 PDP

16 表示セル

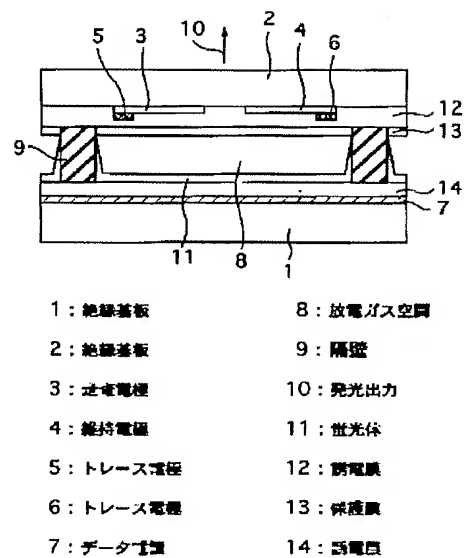
【図1】



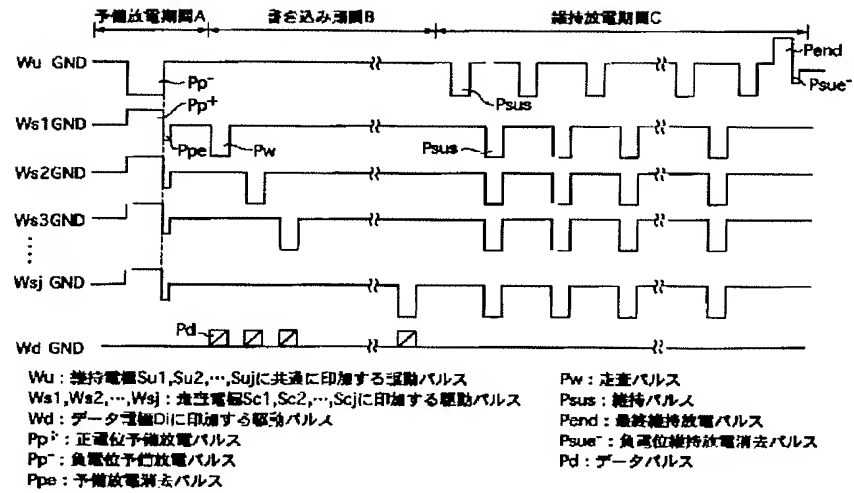
【図2】



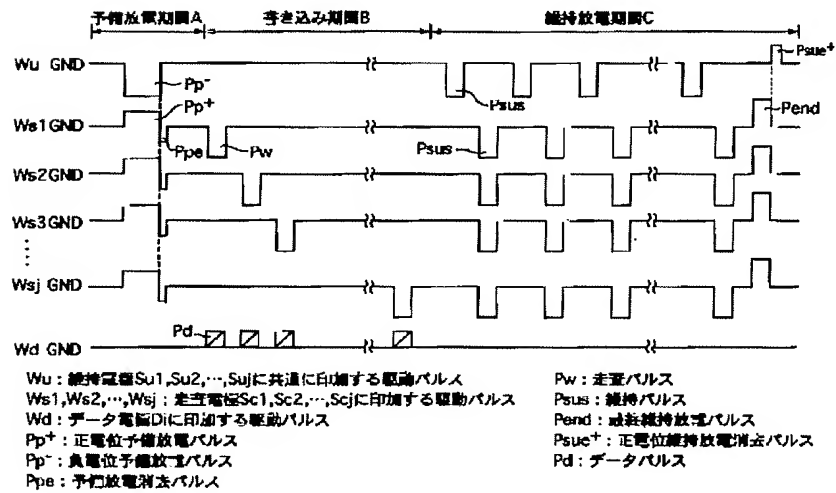
【図11】



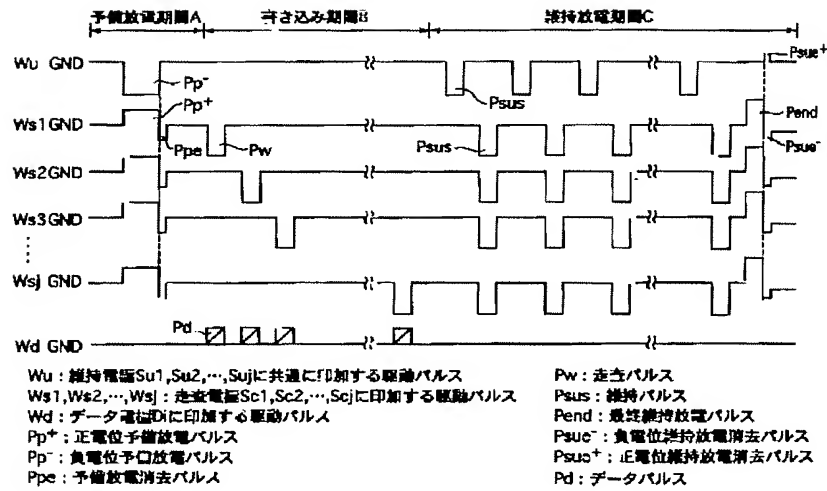
【図3】



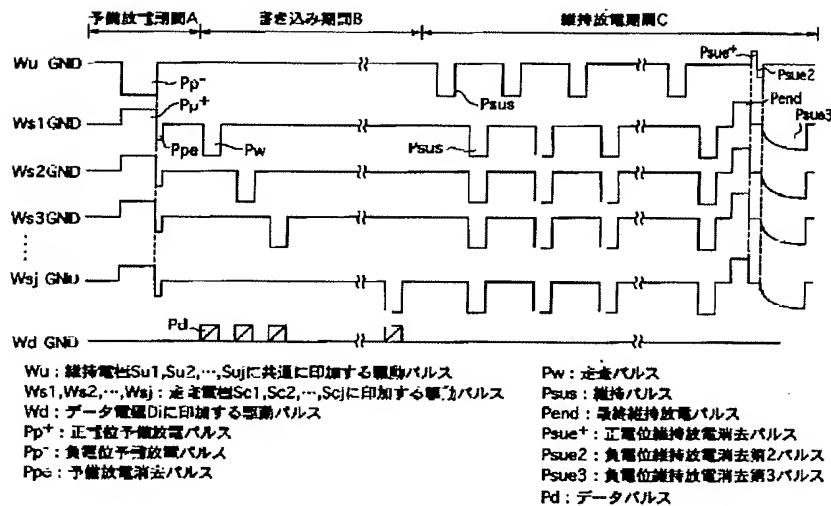
【図4】



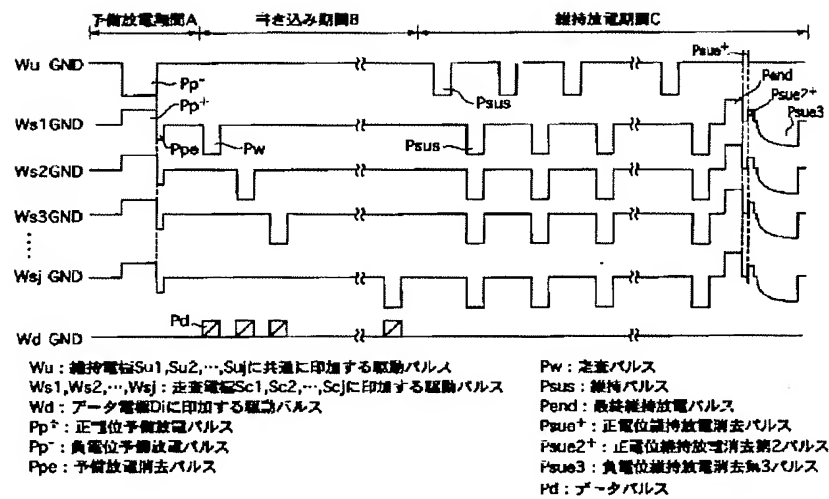
【図5】



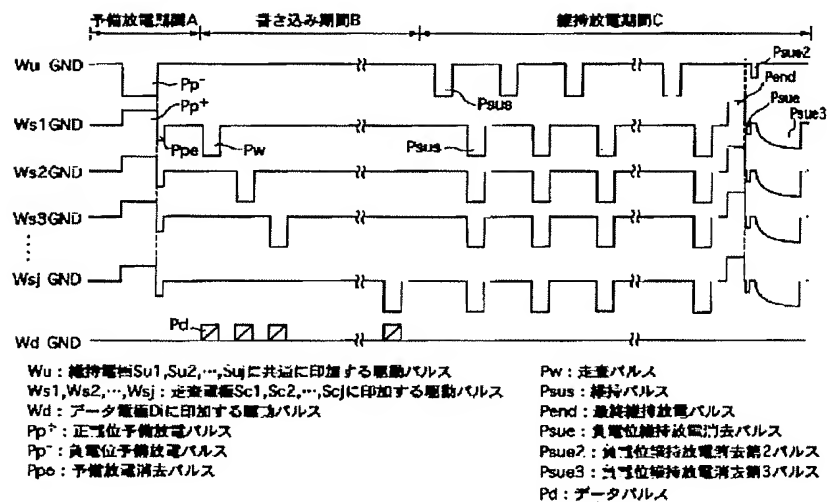
【図6】



【図7】

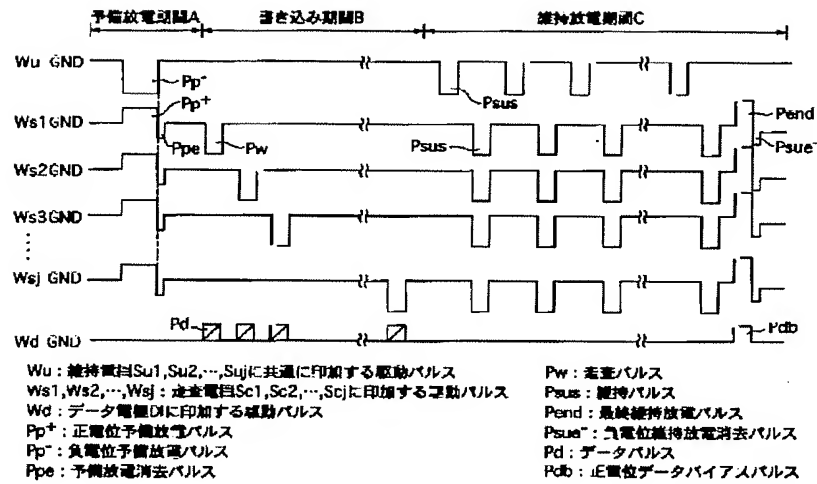


【図8】

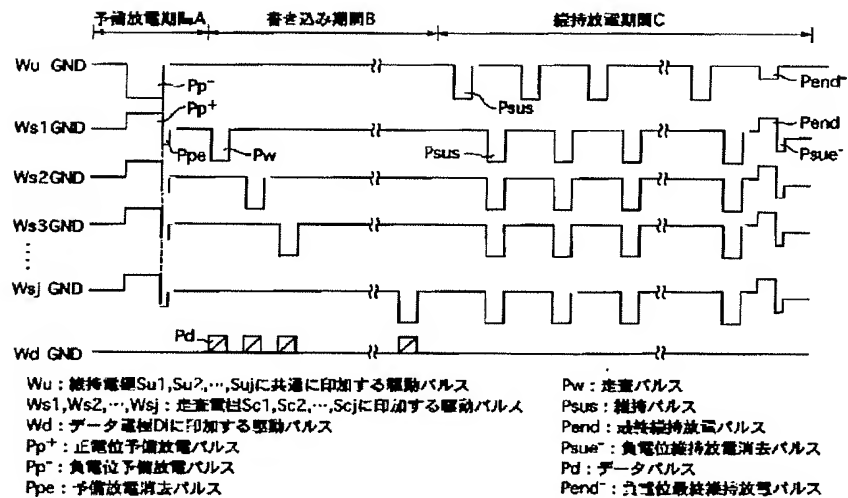




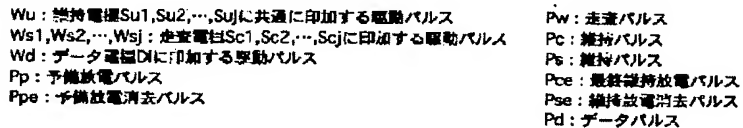
【図9】



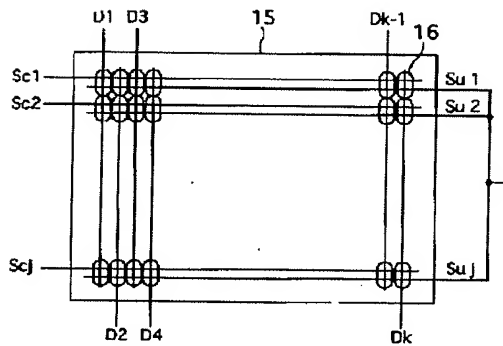
【図10】



【图 12】

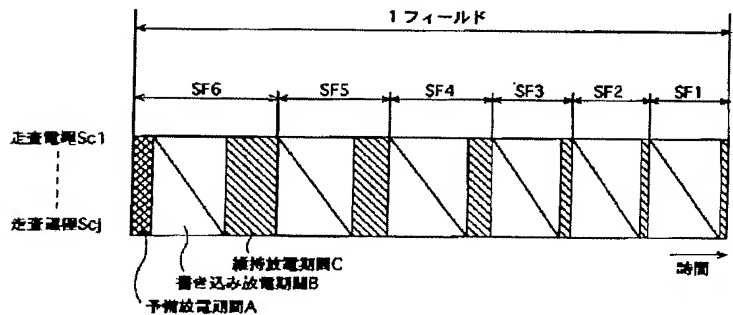


【图 13】



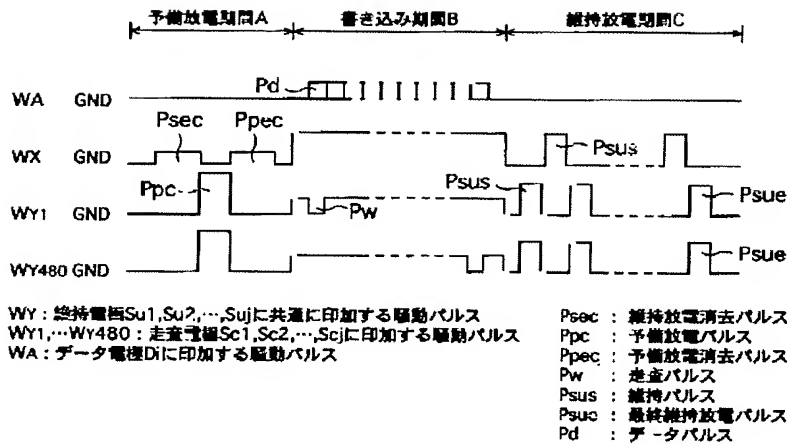
Sc1, Sc2, ..., Scj : 走査電極  
Su1, Su2, ..., Suj : 維持電極  
D1, D2, ..., Dk : データ電極  
15 : PDP  
16 : 表示セル

【图 15】

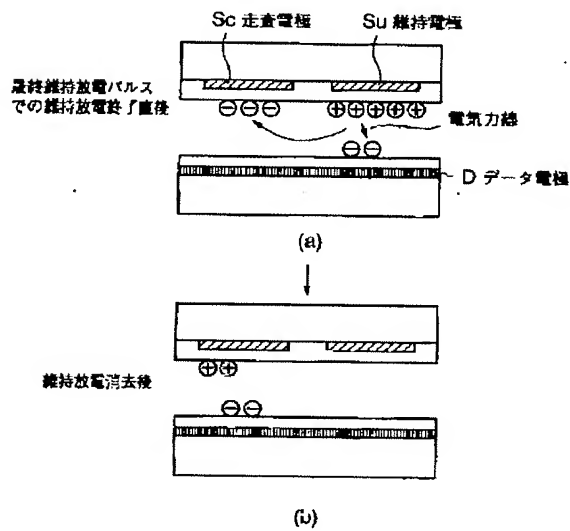


SF1～SF6：サブフィールド

【図14】



【図16】



【図17】

